

TUNING FREQUENCY VARIABLE FILTER

Veröffentlichungsnr. (Sek.) JP10247839
Veröffentlichungsdatum : 1998-09-14
Erfinder : AIDA TSUTOMU; SASAKI KANEMI
Anmelder : KOKUSAI ELECTRIC CO LTD
Veröffentlichungsnummer : ☐ JP10247839
Aktenzeichen:
(EPIDOS-INPADOC-normiert) JP19970061732 19970303
Prioritätsaktenzeichen:
(EPIDOS-INPADOC-normiert)
Klassifikationssymbol (IPC) : H03J5/24
Klassifikationssymbol (EC) :
Korrespondierende Patentschriften

Bibliographische Daten

PROBLEM TO BE SOLVED: To speed up switching speed, to set the withstand voltage of a capacitor to be low and to reduce the occurrence of distortion due to the application of the DC voltage of the capacitors by grounding both ends of the additional capacitors in terms of direct current, in spite of the on/off of pin diodes.

SOLUTION: One end in respective choke coils L11 -Ln1 in a switch circuit it grounded, and a bias voltage VB is applied directly to the pin diodes D11 -Dn1 . When the tuning frequency of a filter is changed, the bias voltage VB is respectively given to a control voltage applying terminal, and the pin diodes D11 -Dn1 are turned on/off. This way, tuning frequency variable additional capacitors C1 -Cn are turned on/off, an additional capacitor value is changed and the tuning frequency is changed. When n-pieces of application terminals of control voltage VB is combined, the tuning frequency can be changed to 2 types. Thus, Dc charges are not accumulated in the capacitor C1 , and an unnecessary transient characteristic is eliminated.

Daten aus der **esp@cenet** Datenbank - - I2

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-247839

(43) 公開日 平成10年(1998) 9月14日

(51) Int.Cl.⁸

H 0 3 J 5/24

識別記号

F I

H 0 3 J 5/24

D

審査請求 未請求 請求項の数 1 F D (全 4 頁)

(21) 出願番号 特願平9-61732

(22) 出願日 平成 9 年 (1997) 3 月 3 日

(71) 出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72) 発明者 會田 勉

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(72) 発明者 佐々木 金見

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

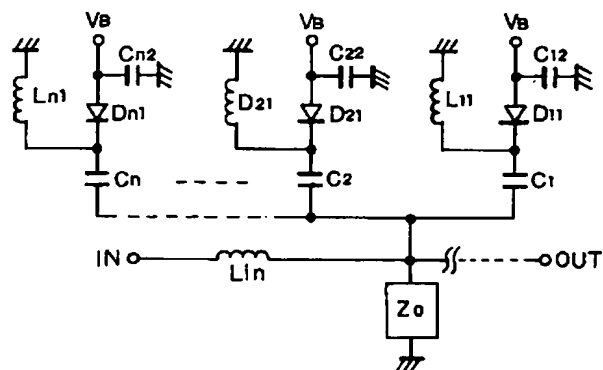
(74) 代理人 弁理士 大塚 学

(54) 【発明の名称】 同調周波数可変フィルタ

(57) 【要約】

【課題】 主インダクタンスと主コンデンサの並列共振回路 Z_0 を主同調回路とし、それに並列に付加する付加コンデンサ $C_1 \sim C_n$ をオン/オフして同調周波数を変える付加コンデンサ切替回路の切替速度を速くし、コンデンサの耐圧を下げ、切替過渡特性を改善して相互変調歪みが発生しないようにする。

【解決手段】 チョークコイル L_{11} の一方の端子が接地されるように構成し、ピンダイオードの接続方向（極性）を逆にして付加コンデンサとの接続点 a の電位が、ピンダイオードのオン/オフがかかわらず常に接地電位となるように構成した。



【特許請求の範囲】

【請求項1】 主インダクタンスと主コンデンサの並列共振回路からなる主同調回路と、該主同調回路に並列に接続して同調周波数を変えるための複数の付加コンデンサと、該複数の付加コンデンサのそれぞれに直列接続されたピンダイオードと該ピンダイオードにバイアス電圧を印加するバイアス回路とからなる複数の直列回路によって構成された付加コンデンサ切替回路とが備えられ、前記バイアス電圧の極性を変えて前記ピンダイオードをオン/オフすることにより前記主同調回路に並列に接続する付加コンデンサによる付加容量を変化させて同調周波数を切替えて変化させるように構成された同調周波数可変フィルタにおいて、前記付加コンデンサ切替回路の前記直列回路のそれぞれは、前記付加コンデンサの一端は前記主同調回路の高電位側に接続され他端は前記ピンダイオードのカソード端子に接続され、該ピンダイオードのアノード端子はバイアス電圧印加端子に接続されるとともに交流的にバイパスコンデンサで接地され、前記付加コンデンサとピンダイオードとの接続点と接地との間にチョークコイルが接続されていることを特徴とする同調周波数可変フィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、周波数ホッピング通信の送受信機に用いられ、ホッピング周波数に対応して同調周波数を高速に切替えられるように構成された同調周波数可変フィルタに関し、特に、その切替回路の改良に関するものである。

【0002】

【従来の技術】周波数ホッピング通信機の送受信機に用いられている例えば20～70MHzの高周波帯の同調周波数可変フィルタとして、ピンダイオード(PINダイオード)などのスイッチ素子により同調容量を切替えて同調周波数を変えるように構成したフィルタが実用されている。

【0003】従来の同調周波数可変フィルタは、例えば、並列共振回路を構成する主同調回路に、容量値が互いに等しいかまたは異なる付加コンデンサとピンダイオードとの直列回路を複数個、並列に接続し、バイアス電流によって各並列アームのピンダイオードをオン/オフすることにより付加容量値を変えて同調周波数を変えるように構成されている。

【0004】図3は従来の同調周波数可変フィルタの部分構成例図であり、 n 個の切替回路を有する1段の部分である。切替回路の数(n)は8個の場合が多く、フィルタとしては、2～3段の縦続接続構成が多い。図において、 Z_0 は等価的に主インダクタンスと主コンデンサの並列共振回路で構成された主同調回路であり、例えば、 $\lambda/4$ 空洞共振器やヘリカル共振器などが用いられ

る。 $C_1 \sim C_n$ は同調周波数を可変にするための付加コンデンサであり、ピンダイオード $D_{11} \sim D_{n1}$ がオンのとき主同調回路 Z_0 に並列に付加され、同調周波数が変化する。

【0005】 $L_{11} \sim L_{n1}$ はチョークコイルであり、バイアス電圧 V_B が印加されるとピンダイオード $D_{11} \sim D_{n1}$ に直流が流れる。 $C_{12} \sim C_{n2}$ は高周波バイパスコンデンサである。 V_B は正または負のバイアス電圧であり、ピンダイオード $D_{11} \sim D_{n1}$ をオン/オフする制御電圧である。

【0006】図4は従来の切替回路の説明図であり、(A)は切替回路が1つのときの回路例図であり、(B)はそのピンダイオード D_{11} がオンになったときのa点の電圧 V_a の特性例図である。

【0007】この回路の動作原理について説明する。図5はピンダイオードの等価回路を示す。(A)は逆バイアス時でスイッチはオフ状態、(B)は順方向電流を流しているオン状態を示す。ピンダイオードは理想スイッチとは異なり、完全なオン/オフとなっていないことがわかる。例えば、ピンダイオードがオフのときは等価容量 $C_p = 1.5 \text{ pF}$ 、等価抵抗 $r_p = 1000 \text{ k}\Omega$ であり、オンのときは等価抵抗 $r_s = 0.2 \Omega$ である。

【0008】図4において、交流的に高いインピーダンスを有するチョークコイル L_{11} を経てバイアス電圧 V_B がピンダイオード D_{11} に与えられる。正のバイアス電圧のときは順方向の電流が流れピンダイオード D_{11} は低抵抗 r_s を示す。また、負のバイアス電圧のときは、 D_{11} は高抵抗 r_p を示す。バイアス電圧 V_B の正負によりスイッチ素子 D_{11} のピンダイオードをオン/オフすることにより、コンデンサ C_1 の一端を接地させたり、開放したりする。

【0009】ピンダイオードに正のバイアス電圧を印加して順方向の電流を流すと、ピンダイオードの抵抗値が小さくなり付加コンデンサ C_1 の一端がアースされ、付加コンデンサ C_1 は主同調回路である並列共振回路 Z_0 の付加容量として機能し同調周波数が下がる。

【0010】また、逆バイアスを与えてピンダイオードをオフにすると、ピンダイオードの抵抗値が大きくなり、付加コンデンサ C_1 の一端が開放状態になり、付加容量として機能せず同調周波数は並列共振回路 Z_0 の共振周波数となる。以上のような動作により、コンデンサ(容量値)を切替えて同調周波数を変えることができる。

【0011】

【発明が解決しようとする課題】しかし、上記従来の同調周波数可変フィルタの問題点は、バイアス電圧 V_B の印加によってピンダイオードがオフになったとき、過度電流がコンデンサ C_1 に流れ、コンデンサ C_1 に電荷が溜まる。このため、次のような問題が生じる。

1) コンデンサ C_1 に $-V_B$ が印加された上に、フィル

タに輸入される交流電力に応じた電圧が共振回路 Z_0 に発生し、図4(B)のようにコンデンサ C_1 のa点には直流と交流が重畳された電圧が加わる。よって、ピンダイオードがオフになったとき C_1 に電荷が蓄積されるため、耐圧の大きいコンデンサが必要であり、高価である。

2) ピンダイオード D_{11} がオフのときは、バイパスコンデンサ C_{12} と同調周波数可変用コンデンサ C_1 の合成容量に $-V_B$ が充電されている。よって、ピンダイオード D_{11} がスイッチ動作するときの時定数は、合成容量に比例して大きくなり、この結果、切替時間がかかって切替速度が遅くなるという問題がある。

3) 一般にコンデンサは、高圧の直流バイアスが加わると、電位差による物理的变化が起こり、わずかではあるが、コンデンサの容量値が変化する。この変化を起こす回路に交流信号が入力されると、相互変調歪の発生となり、特に、入力される高周波信号がディジタル変調方式の場合は、占有帯域を拡大することになり大きな問題となる。

【0012】さらに、電位が一方に片寄って与えられている本回路の例では、同じコンデンサを使ったとしても、その発生度合いの量が顕著である。従来回路の場合、コンデンサ C_1 にバイアス電圧が加わり、それに高周波信号が重畳されるので、コンデンサ C_1 の容量値が変化して歪みが生じやすいという問題がある。

【0013】本発明の目的は、上記従来技術の問題点を解決し、切替速度が速く、付加コンデンサ C_1 の耐圧が低く、相互変調歪に対して影響のないコンデンサ切替回路を備えた同調周波数可変フィルタを提供することにある。

【0014】

【課題を解決するための手段】本発明の同調周波数可変フィルタは、主インダクタンスと主コンデンサの並列共振回路からなる主同調回路と、該主同調回路に並列に接続して同調周波数を変えるための複数の付加コンデンサと、該複数の付加コンデンサのそれぞれに直列接続されたピンダイオードと該ピンダイオードにバイアス電圧を印加するバイアス回路とからなる複数の直列回路によって構成された付加コンデンサ切替回路とが備えられ、前記バイアス電圧の極性を変えて前記ピンダイオードをオン/オフすることにより前記主同調回路に並列に接続する付加コンデンサによる付加容量を変化させて同調周波数を切替え変化させるように構成された同調周波数可変フィルタにおいて、前記付加コンデンサ切替回路の前記直列回路のそれぞれは、前記付加コンデンサの一端は前記主同調回路の高電位側に接続され他端は前記ピンダイオードのカソード端子に接続され、該ピンダイオードのアノード端子はバイアス電圧印加端子に接続されるとともに交流的にバイパスコンデンサで接地され、前記付加コンデンサとピンダイオードとの接続点と接地との間に

チョークコイルが接続されていることを特徴とするものである。

【0015】

【発明の実施の形態】本発明では、従来切替回路のチョークコイルの一端を接地に接続し、ピンダイオード D_{11} に直接バイアス電圧 V_B を印加するようにしたことにより、切替速度が速く、コンデンサの耐圧が低くてよく、歪みに対する影響の少ないコンデンサ切替回路を備えた同調周波数可変フィルタを実現することができる。

【0016】図1は本発明の実施例を示す構成図であり、本発明の要部をなす切替回路を複数個用いた実施例である。この図ではフィルタの1段の部分を示したが、実際には複数段を縦続接続して用いられる。図において、 Z_0 は主インダクタンス素子と主コンデンサの並列共振回路を構成する主同調回路である。 $C_1 \sim C_n$ は同調周波数可変用の付加コンデンサである。 $D_{11} \sim D_{n1}$ は付加コンデンサ $C_1 \sim C_n$ を接地に対してオン/オフするピンダイオードである。 $L_{11} \sim L_{n1}$ はチョークコイルである。 $C_{12} \sim C_{n2}$ はバイパスコンデンサである。 V_B はバイアス電圧であり、スイッチ素子 $D_{11} \sim D_{n1}$ をオン/オフする正/負の制御電圧である。

【0017】本発明によるフィルタの同調周波数を変化させる動作原理は、制御電圧印加端子にそれぞれのバイアス電圧 V_B を与え、ピンダイオード($D_{11} \sim D_{n1}$)をオン/オフすることにより、同調周波数可変用の付加コンデンサ($C_1 \sim C_n$)をオン/オフして付加容量値を変えて同調周波数を変化させる。制御電圧 V_B のn個の印加端子を個々に組み合わせれば、同調周波数を 2^n 種類に変化させることができる。

【0018】図2は図1の切替回路の説明図であり、

(A)は切替回路が1つのときの回路例図であり、

(B)はそのピンダイオード D_{11} がオンになったときのa点の電圧 V_a の特性例図である。 V_B に正のバイアスを印加しピンダイオード D_{11} に所定の順方向電流を流すと、コンデンサ C_1 は接地され同調周波数が下がる。 V_B に負のバイアス電圧を印加すると、ピンダイオード D_{11} に逆バイアス電圧がかかって高抵抗を示し、コンデンサ C_1 は開放状態となり同調周波数が上がる。

【0019】ピンダイオード D_{11} は、オン/オフに関わらず直流的には C_1 の両端とも接地されるため、従来回路のように、コンデンサ C_1 に直流電荷が蓄積されることがなく、このため、図2(B)に示すように、不要な過渡特性がなくなるため、切替速度が速く、コンデンサの耐圧は低くて済み、コンデンサの直流電圧印加による歪みの発生が少ない。

【0020】

【発明の効果】以上、詳細に説明したように、本発明を実施することにより、次の効果が得られる。

(1) 同調周波数可変用の付加コンデンサ C_1 の耐電圧が低くてよい。

- (2) 切替時間が短くなり切替速度が速くなる。
 (3) 相互変調歪の発生をなくすることができる。

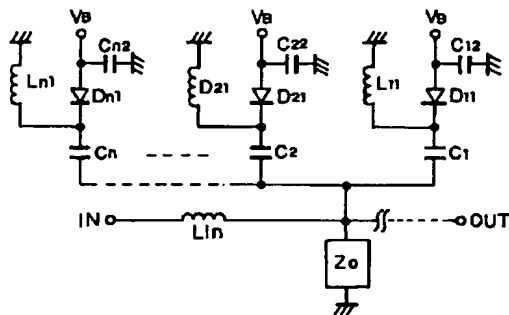
【図面の簡単な説明】

- 【図1】 本発明の実施例を示す回路構成図である。
 【図2】 本発明の要部をなす切替回路例図である。
 【図3】 従来のフィルタ回路例図である。
 【図4】 従来の切替回路例図である。
 【図5】 ピンダイオードの等価回路図である。

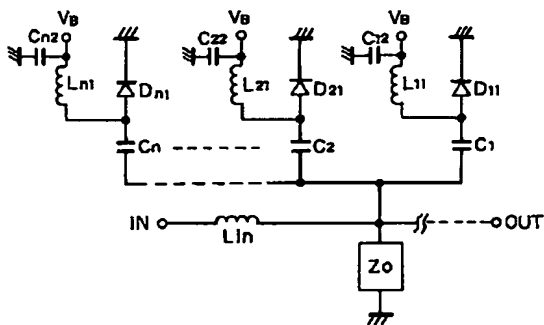
【符号の説明】

- Z_0 主インダクタンス素子と主コンデンサの主共振回路
 $C_1 \sim C_n$ 同調周波数可変用付加コンデンサ
 $D_{11} \sim D_{n1}$ ピンダイオード
 $C_{12} \sim C_{n2}$ バイパスコンデンサ
 L_{11} チョークコイル
 V_B バイアス制御電圧

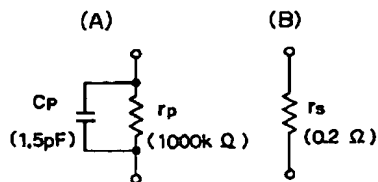
【図1】



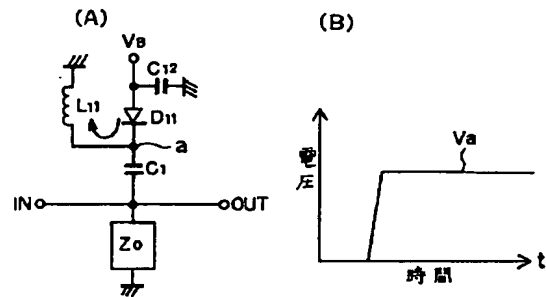
【図3】



【図5】



【図2】



【図4】

